

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC979 U.S. PTO
10/072171



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月 8日

出 願 番 号

Application Number:

特願2001-032543

出 願 人

Applicant(s):

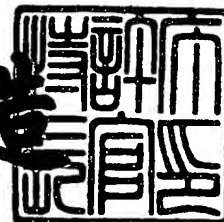
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年12月21日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3110737

【書類名】 特許願

【整理番号】 P005499

【提出日】 平成13年 2月 8日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 ▲ひろ▼木 正明

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置およびその駆動方法

【特許請求の範囲】

【請求項 1】

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置の駆動方法において、

1つのフレームを複数のサブフレームに分割し、

前記複数のサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、少なくとも一つのサブフレーム期間中に画素へ印加する第1の映像信号と、該サブフレーム期間と時間軸で隣り合うサブフレーム期間中に画素へ印加する第2の映像信号との電圧差を大きくし、

前記複数のサブフレームを時間軸に沿って順に表示して1つのフレームを表示することを特徴とする液晶表示装置の駆動方法。

【請求項 2】

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置の駆動方法において、

1つのフレームを2つのサブフレームに分割し、

前記2つのサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、一方のサブフレーム期間中に画素へ印加する映像信号と、もう一方のサブフレーム期間中に画素へ印加する映像信号との電圧差を大きくし、

2つのサブフレームを時間軸に沿って順に表示して1つのフレームを表示することを特徴とする液晶表示装置の駆動方法。

【請求項 3】

請求項 1 または 2 において、前記一つのフレーム期間は、 $1/60$ 秒であることを特徴とする液晶表示装置の駆動方法。

【請求項 4】

請求項 2 または 請求項 3 において、前記一つのサブフレーム期間は、 $1/12$

0 秒であることを特徴とする液晶表示装置の駆動方法。

【請求項 5】

請求項 1 または 2 において、前記一つのフレーム期間は、 $1/24$ 秒であることを特徴とする液晶表示装置の駆動方法。

【請求項 6】

請求項 1 または 2 において、前記一つのフレーム期間は、 $1/48$ 秒であることを特徴とする液晶表示装置の駆動方法。

【請求項 7】

請求項 1 または 2 において、前記一つのフレーム期間は、 $1/96$ 秒であることを特徴とする液晶表示装置の駆動方法。

【請求項 8】

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置において、

1 つのフレームを複数のサブフレームに分割し、1 つのフレーム期間中に印加する映像信号を複数のサブフレーム期間中に印加する映像信号に分割する手段と

前記複数のサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、少なくとも一つのサブフレーム期間中に画素へ印加する第 1 の映像信号と、該サブフレーム期間と時間軸で隣り合うサブフレーム期間中に画素へ印加する第 2 の映像信号との電圧差を大きくする手段と、

前記複数のサブフレームを時間軸に沿って順に表示して 1 つのフレームを表示する手段とを有することを特徴とする液晶表示装置。

【請求項 9】

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置において、

1 つのフレームを 2 つのサブフレームに分割し、1 つのフレーム期間中に印加する映像信号を 2 つのサブフレーム期間中に印加する映像信号に分割する手段と

前記 2 つのサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させ、一方のサブフレーム期間中に画素へ印加する映像信号と、もう一方のサブフレーム期間中に画素へ印加する映像信号との電圧差を大きくする手段と、

2 つのサブフレームを時間軸に沿って順に表示して 1 つのフレームを表示する手段とを有する液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する液晶表示装置およびその駆動方法に関する。例えば、液晶表示パネルに代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。

【0002】

【従来の技術】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百 nm 程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタは IC や電気光学装置のような電子デバイスに広く応用され、特に液晶表示装置のスイッチング素子として開発が急がれている。

【0003】

アクティブマトリクス型液晶表示装置は、マトリクス状に配置された数十～数百万個もの画素によって画素部を構成し、各画素には画素 TFT が配置され、各画素 TFT に接続された画素電極に出入りする電荷を画素 TFT のスイッチング機能により制御するものである。

【0004】

近年、アクティブマトリクス型液晶表示装置は、従来からよく用いられているようなノートブック型のパーソナルコンピュータのディスプレイとしてのみならず、デスクトップ型のパーソナルコンピュータのディスプレイとして普及してきている。

【 0 0 0 5 】

パーソナルコンピュータにおいては、複数の情報（文字情報や画像情報を含む）を一度に表示することが求められており、パーソナルコンピュータの表示能力の向上、つまりは画像の高解像度化、多階調表示化（望ましくはフルカラー表示化）が図られてきた。

【 0 0 0 6 】

このようなパーソナルコンピュータの表示能力の向上にともない、その表示装置としてのアクティブマトリクス型液晶表示装置の改良が進められている。そこで最近では、パーソナルコンピュータとのインターフェイスが容易であり、かつドライバの高速駆動が可能であり表示能力の向上が実現できるデジタル駆動方式のアクティブマトリクス型液晶表示装置が注目されてきている。

【 0 0 0 7 】

近年ますますアクティブマトリクス型液晶表示装置の多階調化が望まれている。その方法としてデジタル入力アナログ出力の駆動回路を備えたデジタル駆動方式のアクティブマトリクス型液晶表示装置が開発されている。

【 0 0 0 8 】

デジタル駆動方式のアクティブマトリクス型液晶表示装置には、パーソナルコンピュータ等のデータソースからデジタルビデオデータが入力される。デジタルドライバを有するアクティブマトリクス型液晶表示装置には、外部から入力されるデジタルビデオデータをアナログデータ（階調電圧）に変換するD/A変換回路（DAC: Digital-Analog Converterという場合もある）が必要である。D/A変換回路には様々な種類のものが存在する。

【 0 0 0 9 】

また、デジタルドライバを有するアクティブマトリクス型液晶表示装置の特徴の一つとして、1ライン分の画素を同時に駆動することができる、いわゆる線順次駆動が比較的容易に実現できることが挙げられる。

【 0 0 1 0 】

アナログ駆動方式では無限階調の表示が可能であるが、デジタル駆動方式ではビット数に対応している。なお、階調とは、表示できる輝度の段階の刻みの数の

ことを指している。

【0011】

ここで、従来の駆動方法を以下に説明する。図12には、従来の液晶表示装置の駆動タイミングチャートが示されている。

【0012】

説明するに当っては、1画面の表示を1フレーム(T_f)と呼び、1フレームの表示を行うのに要する時間を1フレーム期間と呼ぶ。

【0013】

まず、最初のフレーム期間の表示について説明する。第1のフレームには、対応する画素TFTへ映像信号 D_1 が供給され、画像の表示が行われる。

【0014】

次のフレーム期間の表示も最初のフレーム期間の表示と同様に、第2のフレームに対応する画素TFTへ映像信号 D_2 が供給され、画像の表示が行われる。

【0015】

以下、同様にして連続するフレームの表示が行われ、画像が形成される。従来では1秒間に60フレームの表示を行っていた。従って、映像信号が画素に書き込まれる時間が長く、フリッカーが発生してチラツキが目立っていた。

【0016】

また、階調表示を行う際、液晶の応答速度が悪いために残像が目立ちやすいという問題点があった。特に動画を表示した場合、残像が大きな問題となっていた。

【0017】

【発明が解決しようとする課題】

本発明は上述の問題に鑑みてなされたものであり、チラツキが低減され、かつ残像が低減された高精細な表示を行うことのできる液晶表示装置およびその駆動方法を提供することを課題とするものである。

【0018】

【課題を解決するための手段】

本明細書で開示する発明の駆動方法に関する構成は、

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置の駆動方法において、

1つのフレームを複数のサブフレームに分割し、

前記複数のサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、少なくとも一つのサブフレーム期間中に画素へ印加する第1の映像信号と、該サブフレーム期間と時間軸で隣り合うサブフレーム期間中に画素へ印加する第2の映像信号との電圧差を大きくし、

前記複数のサブフレームを時間軸に沿って順に表示して1つのフレームを表示することを特徴とする液晶表示装置の駆動方法である。

【0019】

また、上記駆動方法を実施するための発明の構成は、

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置において、

1つのフレームを複数のサブフレームに分割し、1つのフレーム期間中に印加する映像信号を複数のサブフレーム期間中に印加する映像信号に分割する手段と

前記複数のサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、少なくとも一つのサブフレーム期間中に画素へ印加する第1の映像信号と、該サブフレーム期間と時間軸で隣り合うサブフレーム期間中に画素へ印加する第2の映像信号との電圧差を大きくする手段と、

前記複数のサブフレームを時間軸に沿って順に表示して1つのフレームを表示する手段とを有することを特徴とする液晶表示装置である。

【0020】

また、1つのフレームを2つのサブフレームに分割した場合、本発明の駆動方法に関する構成は、

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置の駆

動方法において、

1つのフレームを2つのサブフレームに分割し、

前記2つのサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、一方のサブフレーム期間中に画素へ印加する映像信号と、もう一方のサブフレーム期間中に画素へ印加する映像信号との電圧差を大きくし、

2つのサブフレームを時間軸に沿って順に表示して1つのフレームを表示することを特徴とする液晶表示装置の駆動方法となる。

【0021】

上記駆動方法において、前記一つのフレーム期間は、 $1/60$ 秒であることを特徴としており、この場合、前記一つのサブフレーム期間は、 $1/120$ 秒であることを特徴とする。

【0022】

また、上記駆動方法を実施するための発明の構成は、

複数の画素と、前記画素に映像信号を供給する駆動回路と、前記画素に印加される映像信号の電圧に応じて透過率が変化する液晶とを有する液晶表示装置において、

1つのフレームを2つのサブフレームに分割し、1つのフレーム期間中に印加する映像信号を2つのサブフレーム期間中に印加する映像信号に分割する手段と

前記2つのサブフレーム期間中に印加する映像信号の電圧をそれぞれ変化させて、一方のサブフレーム期間中に画素へ印加する映像信号と、もう一方のサブフレーム期間中に画素へ印加する映像信号との電圧差を大きくする手段と、

2つのサブフレームを時間軸に沿って順に表示して1つのフレームを表示する手段とを有する液晶表示装置である。

【0023】

また、上記各駆動方法において、前記一つのフレーム期間は $1/60$ 秒に限定されない。例えば、前記一つのフレーム期間は、 $1/24$ 秒、 $1/48$ 秒、 $1/96$ 秒であってもよい。

【0024】

【発明の実施の形態】

本発明の実施形態について、以下に説明する。

【0025】

本発明の液晶表示装置においては、複数のサブフレームを高速に表示することによって1フレームの表示を行う。

【0026】

本発明を説明するにあたっては、フレームおよびサブフレームという用語を用いる。なお、1画面の表示を1フレームと呼び、一つの時間軸に対応する1フレームを複数の時間軸に分割してサブフレームを形成する。また、1フレームの表示を行うのに要する時間を1フレーム期間 (T_f) と呼び、1フレーム期間 (T_f) を複数の分割した期間をサブフレーム期間 (T_{sf}) と呼ぶ。

【0027】

従来では、1フレーム期間に画素へ映像信号を1回印加して表示をしていた。例えば、1秒間に60フレームの表示を行っていた。一方、本発明は、1フレーム期間に画素へ映像信号を複数回印加して表示するものであり、例えば1秒間に120サブフレームの表示を行いつつ、中間階調を正確に表示するものである。

【0028】

図1には、本発明のタイミングチャートの一例が示されている。

【0029】

図1は、1フレームを2つのサブフレーム、即ち第1のサブフレーム及び第2のサブフレームによって構成した例である。なお、ここでは1フレームを2つのサブフレーム分割したため、サブフレーム期間は、1フレーム期間の半分（即ち、 $1/120$ 秒）である。

【0030】

まず、最初のフレーム期間の表示について説明する。第1のサブフレーム期間には、対応する画素 TFT へ第1の映像信号が供給されて画像の表示が行われる。この第1のサブフレーム期間では、第1の映像信号が順次、各画素に供給される。次に、第2のサブフレーム期間には対応する画素 TFT へ第2の映像信号が供給される。同様に第2のサブフレーム期間でも、第2の映像信号が順次、各画

素に供給される。

【0031】

このように2つのサブフレームで1フレームを形成する場合、両方のサブフレームで同じ階調電圧の映像信号を印加しても、1フレーム期間に画素へ映像信号を1回印加して表示をしていた従来（通常のフレーム駆動）と同じ液晶材料を用いた場合、液晶の応答速度自体は変化がないため、残像現象も変化せず、残像低減に関しては効果がなかった。特に、残像のない中間階調、あるいは残像の低減された中間階調を表示することが困難となっていた。この液晶の応答速度の問題を解決するためには、例えば2つのサブフレームのうち、一方にリセット信号を印加し、瞬間的に全面黒表示を行えばよい。

【0032】

しかし、2つのサブフレームのうち、一方にリセット信号を印加して全面黒表示した場合、結果的に人の目では、もう一方の映像信号による階調表示と全面黒表示とが複合され、1フレームの階調表示が、もう一方の映像信号による階調より低くなってしまう。ここでのサブフレームは非常に短時間であるため、人間の目は、一つのサブフレーム期間中の階調変化を認識することができず、複合されて認識されてしまう。この現象は、低階調電圧領域（暗い表示領域）ではそれほど問題にならないが、それ以外の領域、即ち、中階調電圧領域（中間階調表示領域）や高階調電圧領域（明るい表示領域）では、表示全体の階調が低下してしまうという問題があった。

【0033】

そこで、本発明は、サブフレーム期間で印加する映像信号をそれぞれ変化させて、1フレーム期間の間、第1のサブフレームに印加する映像信号の階調電圧と、第2のサブフレームに印加する映像信号の階調電圧との電圧差を大きく設定し、連続して画素に印加することを特徴としている。

【0034】

本発明は、映像画面の低階調電圧領域（暗い表示領域）において、1画面の表示を行う2つのサブフレームのうち、一方のサブフレームには、印加される映像信号を変化させて、もう一方のサブフレームで印加されるリセット信号との電圧

差を大きくすることを特徴とする。もう一方のサブフレームでリセット信号が印加されると、全面黒の表示が瞬間的に行われる。従来では、このリセット信号により2つのサブフレームの表示が複合されて階調の低下を招いていたが、本発明は、一方のサブフレームに変化させた階調電圧を有する映像信号を印加するため階調の低下を防ぐことができる。

【 0 0 3 5 】

具体的に図1で説明すると、実施者が50階調目を表示しようとした場合、第1のサブフレームで100階調目の電圧を印加し、第2のサブフレームでゼロ階調目の電圧を印加すれば、第1のサブフレームと第2のサブフレームで印加された電圧との複合となる50階調の表示を人の目で認識させることができる。

【 0 0 3 6 】

さらに、本発明は、映像画面の低階調電圧領域以外の領域において、一方のサブフレームでリセット信号を印加しない。本発明は、リセット信号を印加するのではなく、2つのサブフレームにそれぞれ印加される映像信号の階調電圧を両方とも変化させて互いの階調電圧における差を大きくする。本発明において、これら二つの階調電圧の表示が複合されて、所望の階調を表示するように設定することが重要である。こうして、これら二つの映像信号を画素に連続して印加することによって、人の目が瞬間での複数の階調表示を複合して認識することを利用し、所望の階調表示を有する1フレームを得る。

【 0 0 3 7 】

本発明はただ単にサブフレームの数だけ映像信号を用意し、高速で画素に印加するのではなく、さらに個々の映像信号を液晶が高速駆動するように変化させるものである。即ち、1フレームを2つのサブフレームに分割した場合を例にとると、第1のサブフレームで70階調目の電圧を印加した後、連続して第2のサブフレームで70階調目の電圧を印加して表示するのではなく、第1のサブフレームで印加する階調電圧と第2のサブフレームで印加する階調電圧の差を大きくして液晶の反応速度を上げるものである。

【 0 0 3 8 】

具体的に図1で説明すると、実施者が70階調目を表示しようとした場合、第

1のサブフレームで100階調目の電圧を印加し、第2のサブフレームで40階調目の電圧を印加すれば、第1のサブフレームと第2のサブフレームで印加された電圧の複合である70階調の表示を人の目で認識させることができる。80階調を表示しようとした場合、第1のサブフレームで100階調目の電圧を印加し、第2のサブフレームで60階調目の電圧を印加すればよく、90階調を表示しようとした場合、第1のサブフレームで100階調目の電圧を印加し、第2のサブフレームで80階調目の電圧を印加すればよい。

【0039】

なお、図1で用いた階調、例えば100階調や50階調は、説明を簡略化するために用いた一例にすぎず、特に限定されないことはいうまでもない。

【0040】

さらに液晶の応答速度を上げる場合には、時間軸で隣り合うサブフレーム間の階調電圧の差を大きくすればよい。

【0041】

また、ここでは図示しないが、液晶の焼き付きが起きないように極性反転を行っている。

【0042】

特に、動画を表示する際、短時間で連続して複数の表示を行うため、スムーズに動画が表示でき、残像を低減することができるため、本発明は非常に有効である。

【0043】

なお、ここでは1フレームを2つのサブフレームに分割した例を示したが、特に限定されないことはいうまでもない。1フレームをn個のサブフレームに分割する場合、同様に、第1～第nのサブフレーム期間には、対応する画素TF Tへそれぞれ第1～第nの映像信号が供給されて画像の表示がn回行われる。

【0044】

また、1秒間に60フレームの表示は、テレビに対応した規格であり、映画に対応した規格では、1秒間に24フレームの表示、1秒間に48フレームの表示、または1秒間に96フレームの表示である。本発明は映画に対応した規格でも

適用可能なことは言うまでもない。

【0045】

以上の構成でなる本発明について、以下に示す実施例をもってさらに詳細な説明を行うこととする。

【0046】

【実施例】

〔実施例1〕

図2には、本実施例の液晶表示装置の概略構成図が示されている。アクティブマトリクス基板101上には、ソースドライバ105、ゲートドライバ106、デジタルビデオデータ分割回路107および複数の画素TFTがマトリクス状に配置された画素部104、FPC (Flexible Print Circuit) 端子103を有している。液晶表示装置は、このアクティブマトリクス基板101と対向基板102とをシール材などの接着材で貼り合わせ、その間に液晶を保持している。ソースドライバ105およびゲートドライバ106は画素部の複数の画素TFTを駆動する。また、対向基板102は対向電極（図示せず）を有している。また、FPC端子103は、外部から種々の信号が入力される。

【0047】

次に図3を参照する。なお、図1に対応する箇所には同じ符号を用いた。図3は本実施例の液晶表示装置のソースドライバを詳細に示した概略構成図である。図3中、105はソースドライバ、106はゲートドライバ、104は画素部、107はデジタルビデオデータ分割回路（SPC；Serial-to-Parallel Conversion Circuit）である。

【0048】

ソースドライバ105は、シフトレジスタ回路（240ステージ×2のシフトレジスタ回路）105a、ラッチ回路1（960×8デジタルラッチ回路）105b、ラッチ回路2（960×8デジタルラッチ回路）105c、D/A変換回路（240のDAC）105dを有している。その他、バッファ回路やレベルシフタ回路（いずれも図示せず）を有している。また、説明の便宜上、D/A変換回路105dにはレベルシフタ回路が含まれている。

【0049】

また、106はゲートドライバであり、シフトレジスタ回路、バッファ回路、レベルシフタ回路等（いずれも図示せず）を有している。

【0050】

画素部104は、1920×1080（横×縦）の画素を有している。各画素には画素TFTが配置されており、各画素TFTのソース領域にはソース信号線が、ゲート電極にはゲート信号線が電氣的に接続されている。また、各画素TFTのドレイン領域には画素電極が電氣的に接続されている。各画素TFTは、各画素TFTに電氣的に接続された画素電極への映像信号（階調電圧）の供給を制御している。各画素電極に映像信号（階調電圧）が供給され、各画素電極と対向電極との間に挟まれた液晶に電圧が印加され液晶が駆動される。

【0051】

ここで、本実施例のアクティブマトリクス型液晶表示装置の動作および信号の流れを説明する。

【0052】

まず、ソースドライバの動作を説明する。シフトレジスタ回路501にクロック信号（CK）およびスタートパルス（SP）が入力される。シフトレジスタ回路501は、これらのクロック信号（CK）およびスタートパルス（SP）に基づきタイミング信号を順に発生させ、バッファ回路等（図示せず）を通して後段の回路へタイミング信号を順次供給する。

【0053】

シフトレジスタ回路105aからのタイミング信号は、バッファ回路等によってバッファされる。タイミング信号が供給されるソース信号線には、多くの回路あるいは素子が接続されているために負荷容量（寄生容量）が大きい。この負荷容量が大きいため生ずるタイミング信号の立ち上がりの”鈍り”を防ぐために、このバッファ回路が設けられる。

【0054】

バッファ回路によってバッファされたタイミング信号は、ラッチ回路1（105b）に供給される。ラッチ回路1（105c）は、8ビットデジタルビデオデ

ータ (8bit digital video data) を処理するラッチ回路を960ステージ有している。ラッチ回路1 (105b) は、前記タイミング信号が入力されると、デジタルビデオデータ分割回路107から供給される8ビットデジタルビデオデータを順次取り込み、保持する。

【0055】

ラッチ回路1 (105a) の全てのステージにラッチ回路にデジタルビデオデータの書き込みが一通り終了するまでの時間は、ライン期間と呼ばれる。すなわち、ラッチ回路1 (105a) の中で一番左側のステージのラッチ回路にデジタルビデオデータの書き込みが開始される時点から、一番右側のステージのラッチ回路にデジタルビデオデータの書き込みが終了する時点までの時間間隔がサブフレームライン期間である。実際には、上記サブフレームライン期間に水平帰線期間が加えられた期間をサブフレームライン期間と呼ぶこともある。

【0056】

1サブフレームライン期間の終了後、シフトレジスタ回路105aの動作タイミングに合わせて、ラッチ回路2 (105c) にラッチシグナル (Latch Signal) が供給される。この瞬間、ラッチ回路1 (105b) に書き込まれ保持されているデジタルビデオデータは、ラッチ回路2 (105c) に一斉に送出され、ラッチ回路2 (105c) の全ステージのラッチ回路に書き込まれ、保持される。

【0057】

デジタルビデオデータをラッチ回路2 (105c) に送出し終えたラッチ回路1 (105b) には、シフトレジスタ回路105aからのタイミング信号に基づき、再びデジタルビデオデータ分割回路から供給されるデジタルビデオデータの書き込みが順次行われる。

【0058】

この2順目の1ライン期間中には、ラッチ回路2 (105c) に書き込まれ、保持されているデジタルビデオデータが、D/A変換回路105dに供給される。

【0059】

ここで、本実施例の液晶表示装置の回路構成、特に画素部の構成について、図

4 を用いて説明する。

【 0 0 6 0 】

本実施例においては、画素部 1 0 4 は、 1920×1080 個の画素を有している。それぞれの画素には、説明の便宜上、 $P1,1$ 、 $P2,1$ 、 \dots 、 $P1079,1919$ 等の符号が付けられている。また、それぞれの画素は、画素 T F T 6 0 1、保持容量 6 0 3 を有している。アクティブマトリクス基板と対向基板との間には液晶が挟まれており、液晶 6 0 2 は各画素に対応する液晶を模式的に示したものである。なお、COM はコモン電圧端子であり、対向電極および保持容量の一端に接続されている。

【 0 0 6 1 】

本実施例の液晶表示装置は、1 ライン分の画素（例えば、 $P1,1$ 、 $P1,2$ 、 \dots 、および $P1,1919$ ）を同時に駆動する、いわゆる線順次駆動を行う。言い換えると、1 ライン分の全ての画素に同時に映像信号を書き込む。

【 0 0 6 2 】

ここで、本実施例の液晶表示装置の表示方法について説明する。図 1 を参照する。図 1 には、本実施例の液晶表示装置の駆動タイミングチャートが示されている。ここで説明する本発明の液晶表示装置においては、1 フレームは 2 個のサブフレームによって形成されている。ここでは、1 フレーム期間 (T_f) は第 1 のサブフレーム期間 (1st Tsf) および第 2 のサブフレーム期間 (2nd Tsf) によって構成されている。

【 0 0 6 3 】

まず、最初のフレーム期間の表示について説明する。第 1 のサブフレーム期間 (1st Tsf) にゲートドライバに走査信号が入力され、第 1 のサブフレームライン期間 (1st Tsf) に画素 $P1,1$ ~ 画素 $P1,1979$ のデジタルビデオデータが D/A 変換回路によって第 1 の映像信号 D_{1a} に変換され順次各画素に書き込まれ、表示が行われる。そして、最後の 1 ライン分の画素 $P1079,1$ ~ 画素 $P1079,1979$ に第 1 の映像信号が書き込まれれば、第 1 の表示が完了する。こうして第 1 のサブフレーム期間が終了する。

【 0 0 6 4 】

つぎに、第2のサブフレーム期間(2nd Tsf)が始まる。第2のサブフレーム期間(2st Tsf)にゲートドライバに走査信号が入力され、第2のサブフレームライン期間(2st Tsf)に画素P1,1~画素P1,1979のデジタルビデオデータがD/A変換回路によって変換された第2の映像信号 D_{1b} が順次各画素に書き込まれ、表示が行われる。そして、最後の1ライン分の画素P1079,1~画素P1079,1979に第2の映像信号 D_{1b} が書き込まれれば、第2の表示が完了する。こうして第2のサブフレーム期間が終了する。

【0065】

第1の表示や第2の表示は、非常に短い時間であり、人の目は2つのサブフレーム期間で表示された二つの画面を複合して認識してしまう。従って、実際に人が認識するのは、第1の表示と第2の表示とが複合された階調を有する表示である。

【0066】

次のフレーム期間の表示も最初のフレーム期間の表示と同様に、第1のサブフレーム期間(1st Tsf)には、対応する画素TFTへ第1の映像信号 D_{2a} が供給され画像の表示が行われる。次に、第2のサブフレーム期間(2nd Tsf)には、対応する画素TFTへ第2の映像信号 D_{2b} が供給され、第2の表示が行われる。

【0067】

同様にして、連続するフレームの表示が行われ画像が形成される。また、同様に、このサブフレーム期間のような非常に短時間で連続して第1の表示と第2の表示を行うことによって、複合化された表示を得る。

【0068】

上述の本発明においては、1つのフレームを構成する2つのサブフレームのうち、一方の映像信号の階調電圧と、もう一方の映像信号の階調電圧との差を大きくすることによって、実際には2つのサブフレーム期間での2つの表示が複合化されて所望の階調表示を得ることができる。

【0069】

〔実施例3〕

本実施例では、本発明の駆動方法を適用する液晶モジュールの構成例について

図 5 ～ 図 7 で説明する。

【 0 0 7 0 】

図 5 は、本実施例にて説明する画素部の上面図（ただし対向基板側を省略する）を示しており、点線枠 2 0 0 で囲われた部分が 1 画素である。さらに図 6（A）において、点線 $\alpha - \alpha'$ 、点線 $\beta - \beta'$ で示される部分の断面図を図 6（B）に点線 $\alpha - \alpha'$ 、点線 $\beta - \beta'$ で示す。それぞれの画素は、半導体層 2 0 1、下部遮光膜 2 0 2、ソース信号線 2 0 3、ゲート電極 2 0 4、接続電極 2 0 5、保持容量 2 0 6、画素電極 2 0 7 を有する。画素の保持容量は、ここでは画素 T F T の半導体層と電氣的に接続された半導体層とゲート電極と同層に形成された配線との間に形成されている。

【 0 0 7 1 】

また、画素部の構成に際しては、開口率を高くすることが求められる。そこで本実施例においては、下部遮光膜 2 0 2 がゲート信号線を兼用しており、さらにソース信号線は保持容量と重なるように配置した。

【 0 0 7 2 】

さらに、アクティブマトリクス基板を用いた液晶モジュールの一例を図 7 に示す。図 7（A）は上面図、図 7（B）は断面図である。基板 8 0 1 の中央には、画素部 8 0 4 が配置されている。画素部 8 0 4 の上側には、ソース信号線を駆動するための、ソース信号線駆動回路 8 0 2 が配置されている。画素部 8 0 4 の左右には、ゲート信号線を駆動するための、ゲート信号線駆動回路 8 0 3 が配置されている。本実施例に示した例では、ゲート信号線駆動回路 8 0 3 は画素部に対して左右対称配置としているが、これは片側のみの配置でも良く、液晶モジュールの基板サイズ等を考慮して、設計者が適宜選択すれば良い。ただし、回路の動作信頼性や駆動効率等を考えると、図 7（A）に示した左右対称配置が望ましい。各駆動回路への信号の入力は、フレキシブルプリント基板（Flexible Print Circuit: FPC）8 0 5 から行われる。FPC 8 0 5 は、基板 8 0 1 の所定の場所まで配置された配線に達するように、層間絶縁膜および樹脂膜にコンタクトホールを開口し、接続電極 8 0 9 を形成した後、異方性導電膜等を介して圧着される。本実施例においては、接続電極は I T O を用いて、画素電極と同時に形成し

た。

【 0 0 7 3 】

駆動回路、画素部の周辺には、基板外周に沿ってシール剤 8 0 7 が塗布され、あらかじめアクティブマトリクス基板上に形成されたスペーサ 8 1 0 によって一定のギャップ（基板 8 0 1 と対向基板 8 0 6 との間隔）を保った状態で、対向基板 8 0 6 が貼り付けられる。その後、シール剤 8 0 7 が塗布されていない部分より液晶素子が注入され、封止剤 8 0 8 によって密閉される。以上の工程により、液晶モジュールが完成する。

【 0 0 7 4 】

また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個の IC を用いてもよい。

【 0 0 7 5 】

なお、本実施例は、実施例 1 と組み合わせることが可能である。組み合わせる場合、本実施例の画素部 8 0 4 は、実施例 1 に示した画素部 1 0 4 に相当する。また、本実施例のソース信号線駆動回路 8 0 2 は、実施例 1 に示したソースドライバ 1 0 5 に相当し、ゲート信号線駆動回路 8 0 3 は、ゲートドライバ 1 0 6 に相当する。

【 0 0 7 6 】

〔実施例 3〕

本実施例では、実施例 2 に示した液晶モジュールをビデオカメラ用のビューファインダに適用した例を示す。

【 0 0 7 7 】

1 0 0 1 はビデオカメラ本体、1 0 0 2 は液晶パネル、1 0 0 3 はビューファインダ、1 0 0 4 ならびに 1 0 0 5 は操作スイッチ、および 1 0 0 6 はレンズである。図 8 に示すビデオカメラは、レンズ 1 0 0 6 から取り込んだ映像を CCD 撮像素子によって映像信号に変換し、映像信号を記録媒体に記録する。液晶パネル 1 0 0 2 およびビューファインダ 1 0 0 3 は、前記映像信号を表示する表示装置である。

【 0 0 7 8 】

使用者はビューファインダ 1 0 0 3 に映し出される映像を観察しながら被写体を撮影することができる。ビューファインダ 1 0 0 3 は、小型の液晶モジュールを有しており、使用者はこの小型の液晶モジュールに表示される映像を観察することができる。

【 0 0 7 9 】

ビューファインダにおいて、使用者が観察するビューファインダ 1 0 0 3 の映像は、本発明を適用した液晶モジュールの映像であるため、映像が小さくとも、非常に解像度が高く、残像やチラツキも低減されている。従って、使用者は、ビューファインダ 1 0 0 3 の映像を確認しながら被写体の撮影を行うことが容易にできる。

【 0 0 8 0 】

また、このビデオカメラには、図 8 の 1 0 0 2 に示すような、外付けの液晶パネルが搭載されている。この外付けの液晶パネル 1 0 0 2 のサイズは、2 インチ～4 インチ程度と、ビューファインダ 1 0 0 3 によって確認される映像に対して比較的大きいものである。この液晶パネル 1 0 0 2 に本発明を適用することもできる。液晶パネル 1 0 0 2 に本発明を適用すれば、使用者は、外付けの液晶パネルに映し出される映像を確認しながら、被写体を撮影したり記録した映像を再生したりすることが容易にできる。ただし、消費電力・屋外使用・携帯性を重視する場合、この外付けの液晶パネルはなくともよい。

【 0 0 8 1 】

また、本実施例では図 8 に示した小型のビデオカメラの例を示したが、特に限定されず、例えばテレビカメラのビューファインダに適用することも可能であることは言うまでもない。

【 0 0 8 2 】

また、本実施例は実施例 1 と組み合わせることが可能である。

【 0 0 8 3 】

〔実施例 4〕

本発明を実施して形成された駆動回路や画素部は様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型 EC モジュール）に用

いることができる。即ち、それらを表示部に組み込んだ電子機器全てに本発明を実施できる。

【 0 0 8 4 】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 9 ～ 図 1 1 に示す。

【 0 0 8 5 】

図 9（A）はパーソナルコンピュータであり、本体 2 0 0 1、画像入力部 2 0 0 2、表示部 2 0 0 3、キーボード 2 0 0 4 等を含む。本発明を表示部 2 0 0 3 に適用することができる。

【 0 0 8 6 】

図 9（B）はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本発明を表示部 2 1 0 2 に適用することができる。

【 0 0 8 7 】

図 9（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体 2 2 0 1、カメラ部 2 2 0 2、受像部 2 2 0 3、操作スイッチ 2 2 0 4、表示部 2 2 0 5 等を含む。本発明は表示部 2 2 0 5 に適用できる。

【 0 0 8 8 】

図 9（D）はゴーグル型ディスプレイであり、本体 2 3 0 1、表示部 2 3 0 2、アーム部 2 3 0 3 等を含む。本発明は表示部 2 3 0 2 に適用することができる。

【 0 0 8 9 】

図 9（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD（Digital Versatile Disc）、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発

明は表示部 2 4 0 2 に適用することができる。

【0090】

図 9 (F) はデジタルカメラであり、本体 2 5 0 1、表示部 2 5 0 2、接眼部 2 5 0 3、操作スイッチ 2 5 0 4、受像部 (図示しない) 等を含む。本発明を表示部 2 5 0 2 に適用することができる。

【0091】

図 1 0 (A) はフロント型プロジェクターであり、投射装置 2 6 0 1、スクリーン 2 6 0 2 等を含む。本発明は投射装置 2 6 0 1 の一部を構成する液晶モジュール 2 8 0 8 に適用することができる。

【0092】

図 1 0 (B) はリア型プロジェクターであり、本体 2 7 0 1、投射装置 2 7 0 2、ミラー 2 7 0 3、スクリーン 2 7 0 4 等を含む。本発明は投射装置 2 7 0 2 の一部を構成する液晶モジュール 2 8 0 8 に適用することができる。

【0093】

なお、図 1 0 (C) は、図 1 0 (A) 及び図 1 0 (B) 中における投射装置 2 6 0 1、2 7 0 2 の構造の一例を示した図である。投射装置 2 6 0 1、2 7 0 2 は、光源光学系 2 8 0 1、ミラー 2 8 0 2、2 8 0 4 ~ 2 8 0 6、ダイクロイックミラー 2 8 0 3、プリズム 2 8 0 7、液晶モジュール 2 8 0 8、位相差板 2 8 0 9、投射光学系 2 8 1 0 で構成される。投射光学系 2 8 1 0 は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図 1 0 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、I R フィルム等の光学系を設けてもよい。

【0094】

また、図 1 0 (D) は、図 1 0 (C) 中における光源光学系 2 8 0 1 の構造の一例を示した図である。本実施例では、光源光学系 2 8 0 1 は、リフレクター 2 8 1 1、光源 2 8 1 2、レンズアレイ 2 8 1 3、2 8 1 4、偏光変換素子 2 8 1 5、集光レンズ 2 8 1 6 で構成される。なお、図 1 0 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レ

ンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、I R フィルム等の光学系を設けてもよい。

【0095】

ただし、図10に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置での適用例は図示していない。

【0096】

図11(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部(CCD、イメージセンサ等)2907等を含む。本発明を表示部2904に適用することができる。

【0097】

図11(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0098】

図11(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。

【0099】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施例1または実施例2のどのような組み合わせからなる構成を用いても実現することができる。

【0100】

【発明の効果】

本発明によりチラツキが低減され、かつ残像が低減された高精細な表示を行うことのできる液晶表示装置を実現できる。また、本発明の駆動方法により液晶の応答速度に関係なく、優れた表示を得ることができる。

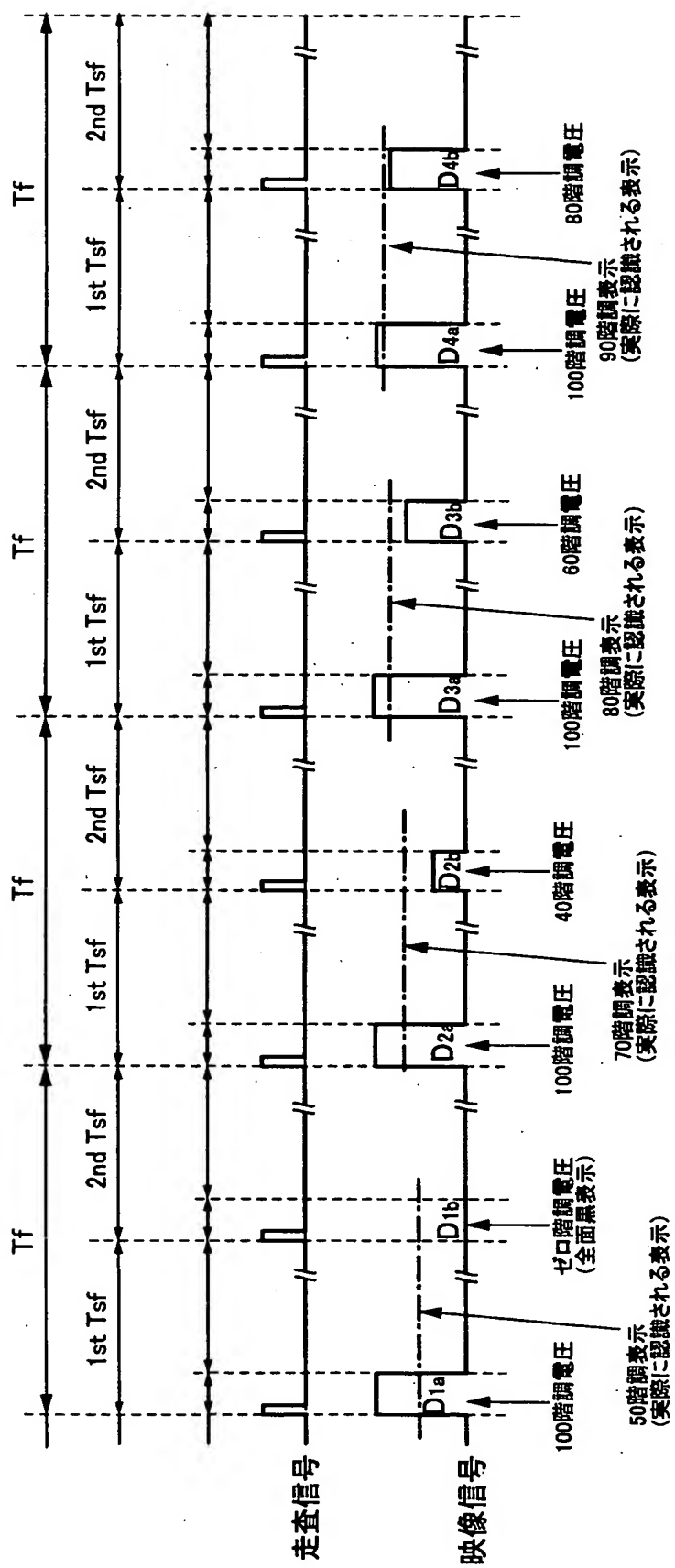
【図面の簡単な説明】

【図1】 本発明のタイミングチャートを示す図。

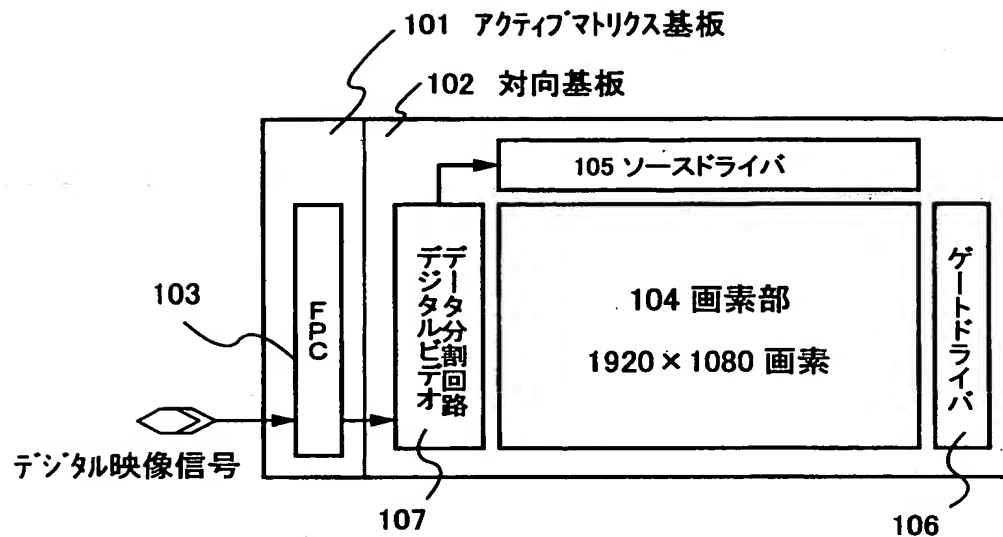
- 【図 2】 液晶表示装置のブロック図。
- 【図 3】 画素部の周辺を示すブロック図。
- 【図 4】 画素部を示す図。
- 【図 5】 画素部の構成を示す図。
- 【図 6】 画素部の構成を示す図。
- 【図 7】 液晶モジュールの全体概略図と断面図。
- 【図 8】 ビデオカメラの外観図。
- 【図 9】 電子機器の一例を示す図。
- 【図 1 0】 電子機器の一例を示す図。
- 【図 1 1】 電子機器の一例を示す図。
- 【図 1 2】 従来タイミングチャートを示す図。

【書類名】 図面

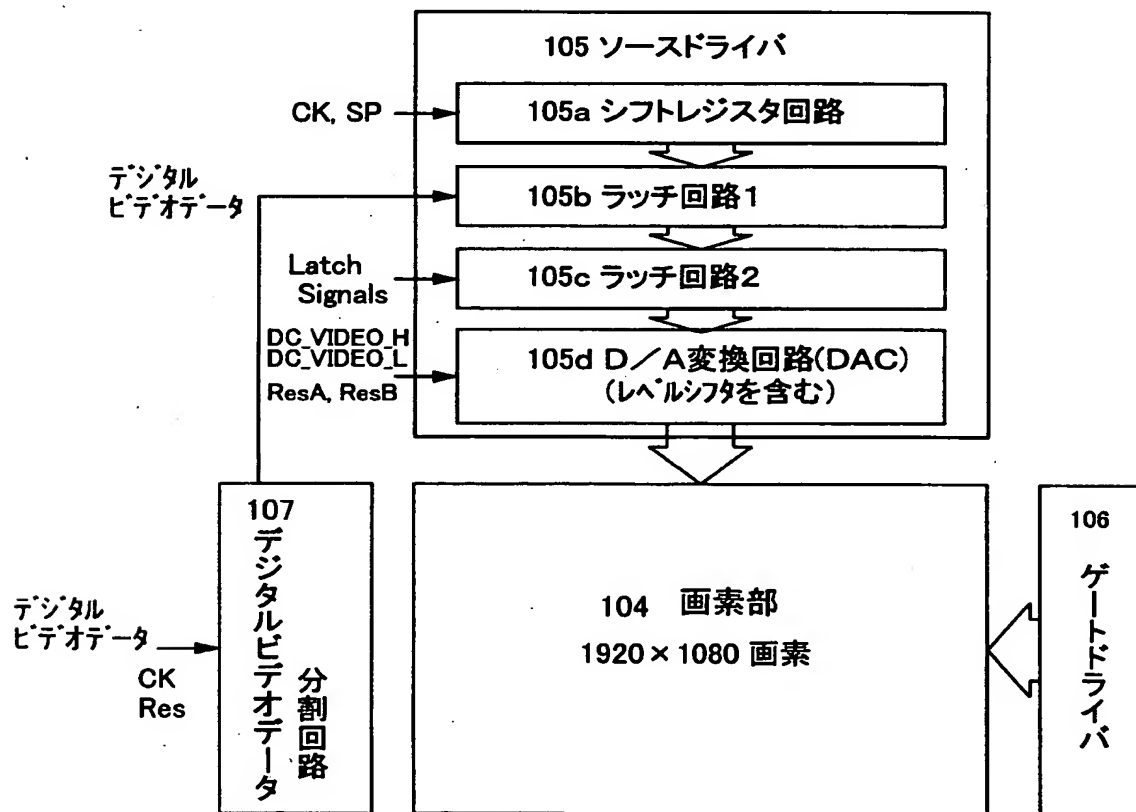
【図 1】



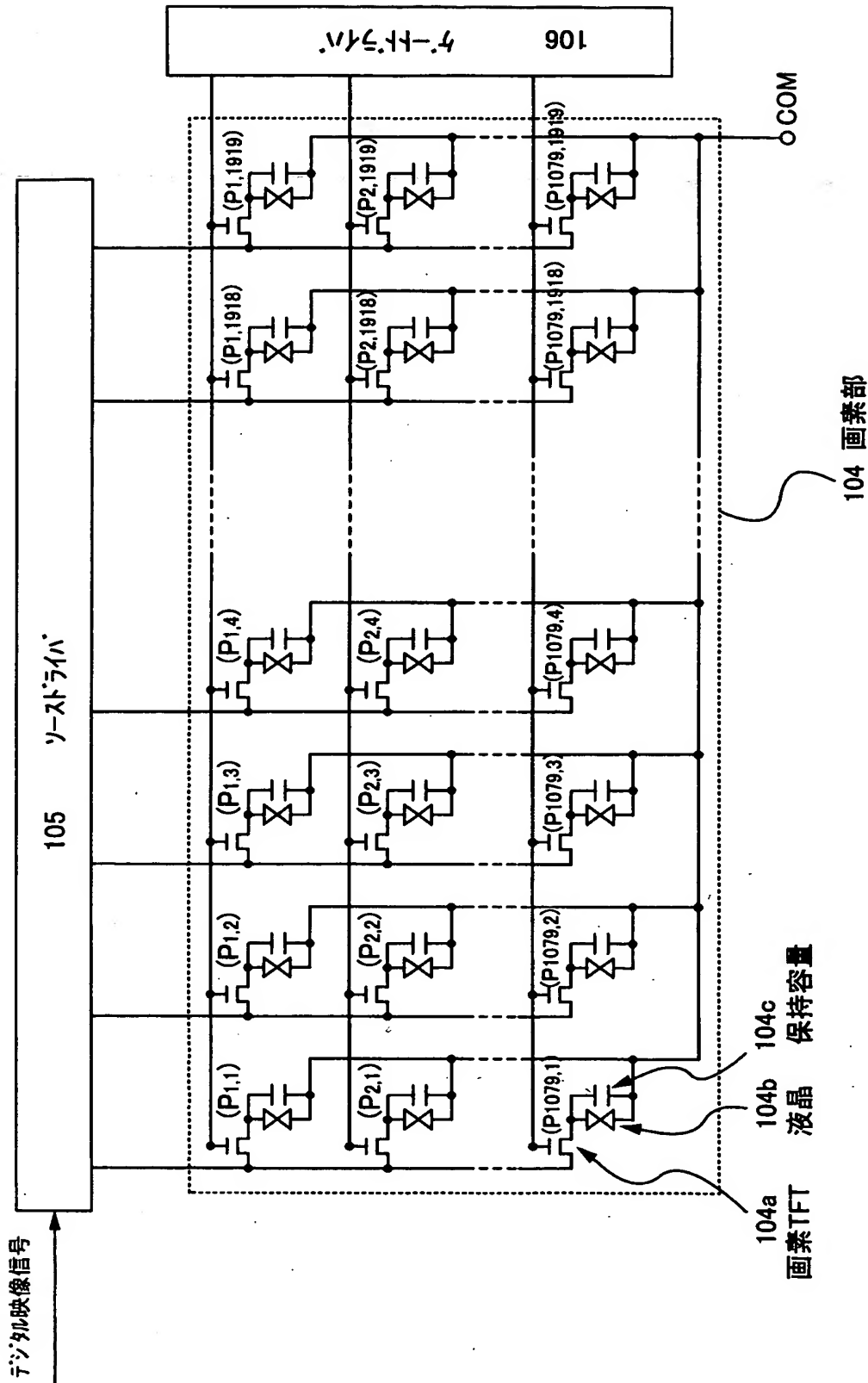
【図 2】



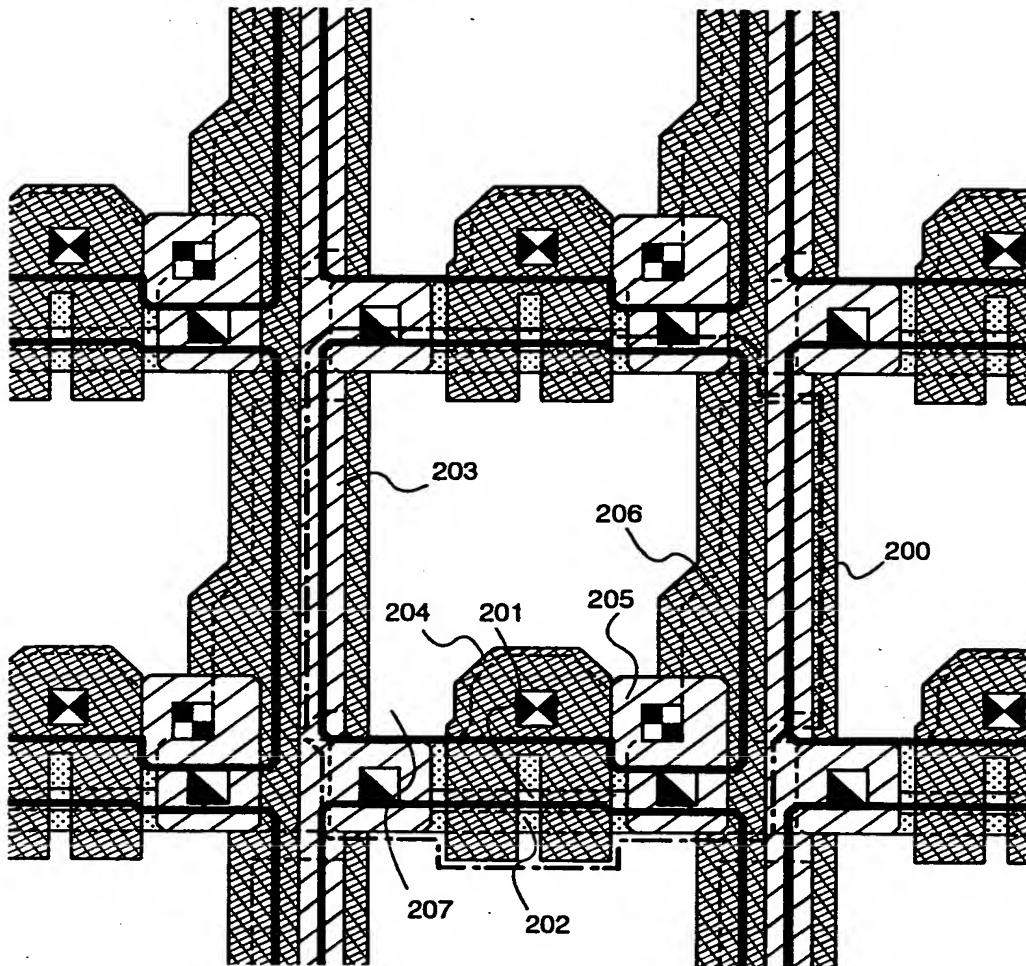
【図 3】



【図 4】



【図 5】

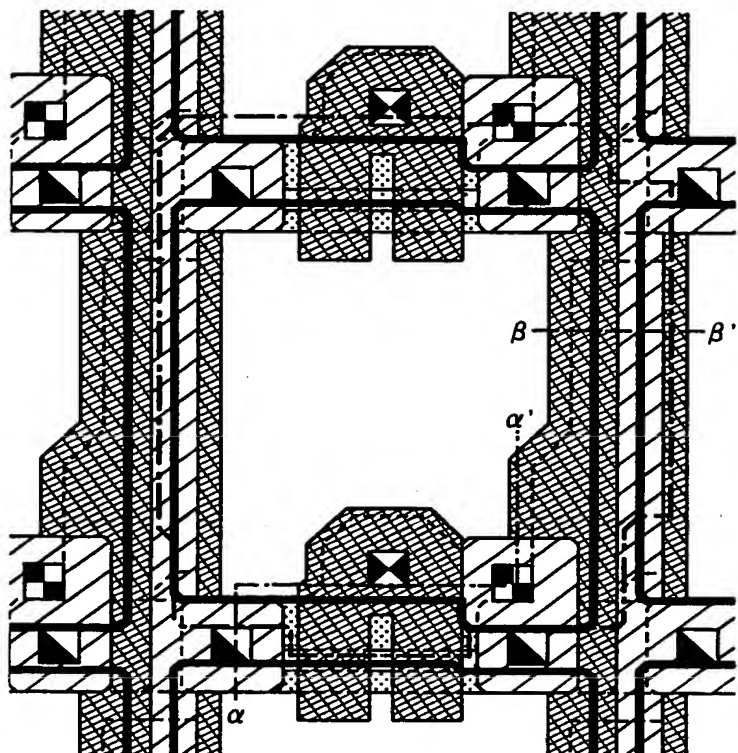


- 201 : 半導体層
 202 : 下部遮光膜 (ゲート信号線を兼用)
 203 : ソース信号線
 204 : 画素TFTのゲート電極
 205 : 接続配線
 206 : 保持容量
 207 : 画素電極 (透明電極)

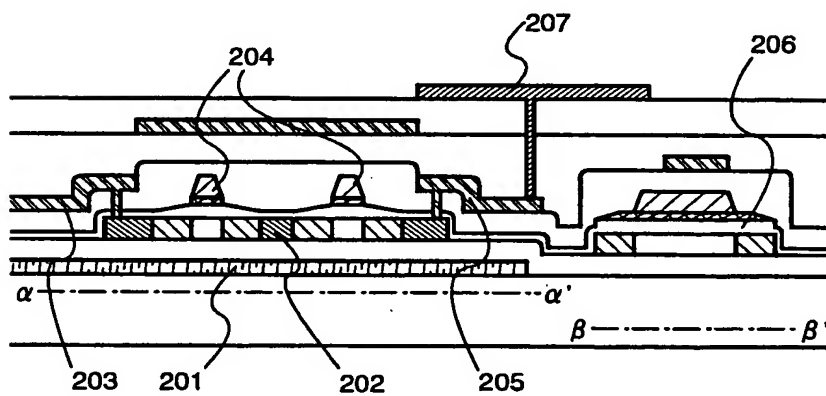
- [半導体層] : 半導体層
 [ゲートメタル(第1, 第2の導電層)] : ゲートメタル (第1, 第2の導電層)
 [配線] : 配線
 [下部遮光膜] : 下部遮光膜
 [コンタクトホール(下部遮光膜 - ゲートメタル間)] : コンタクトホール (下部遮光膜 - ゲートメタル間)
 [コンタクトホール(半導体層 - ゲートメタル - 配線間)] : コンタクトホール (半導体層 - ゲートメタル - 配線間)
 [コンタクトホール(配線 - 画素電極間)] : コンタクトホール (配線 - 画素電極間)

【図 6】

(A)

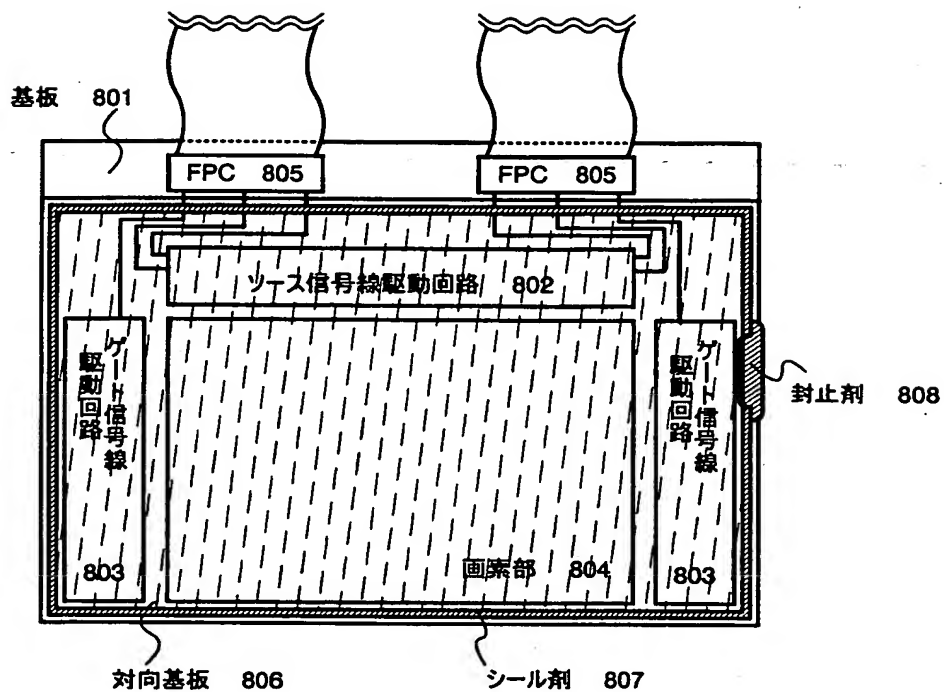


(B)

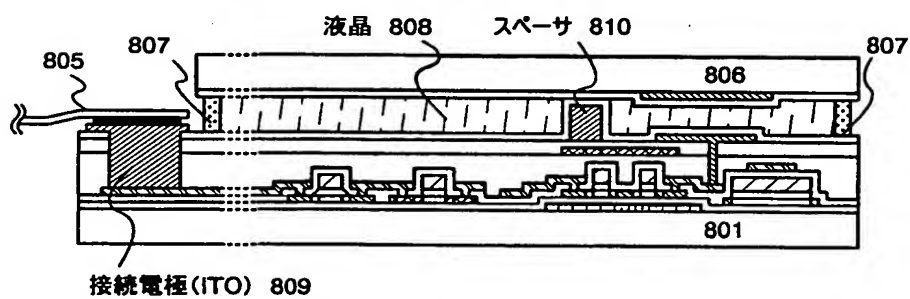


【図 7】

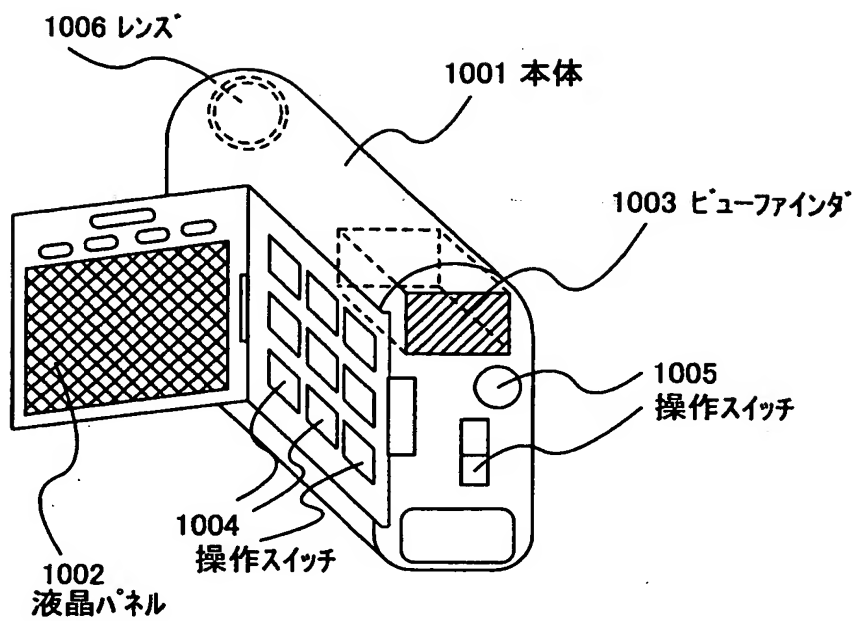
(A)



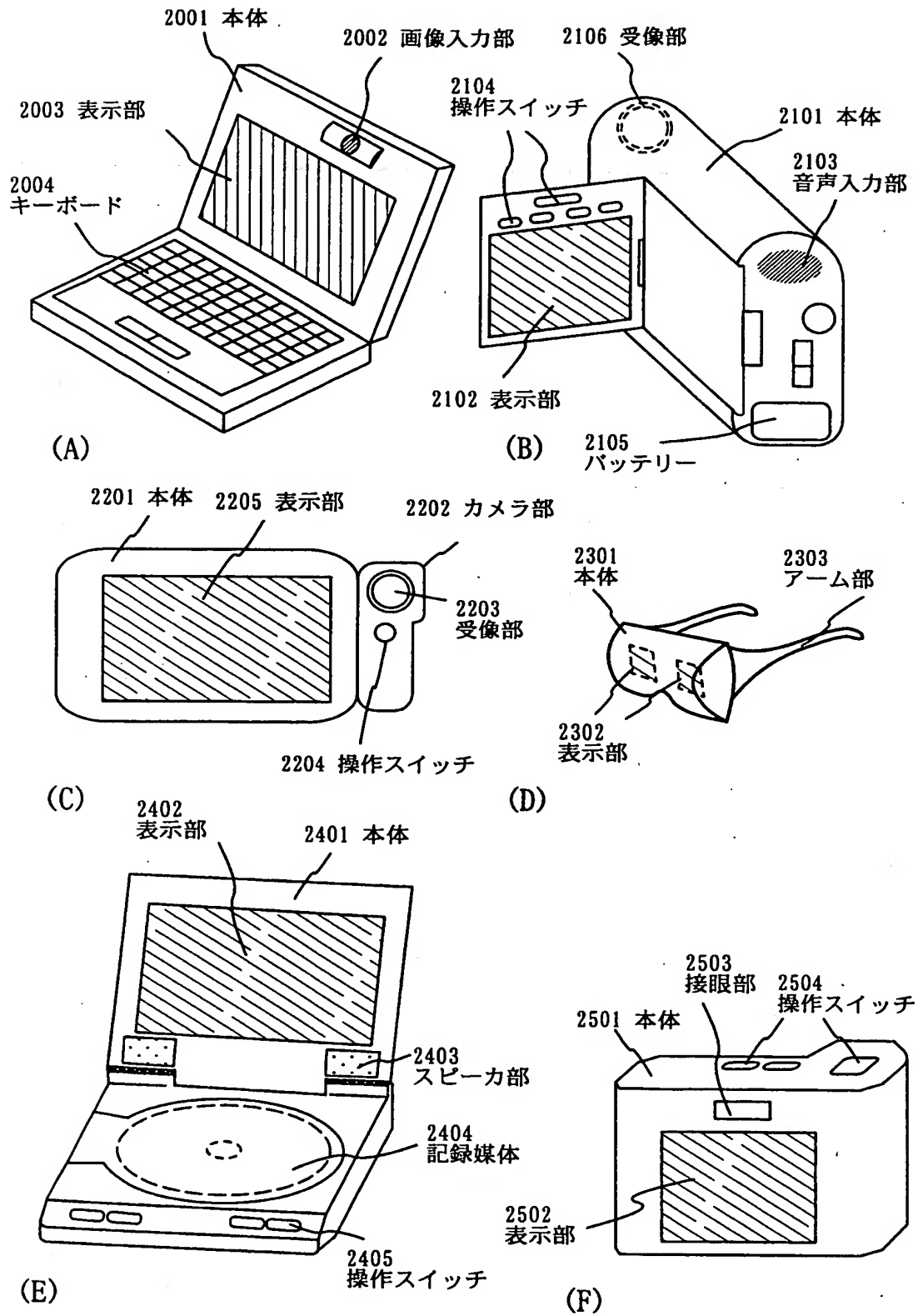
(B)



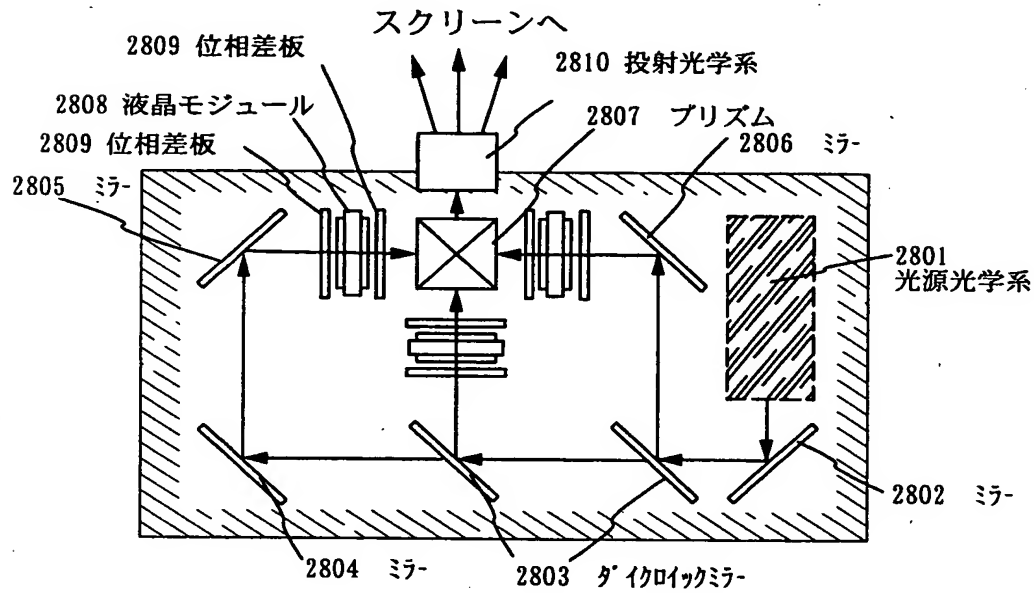
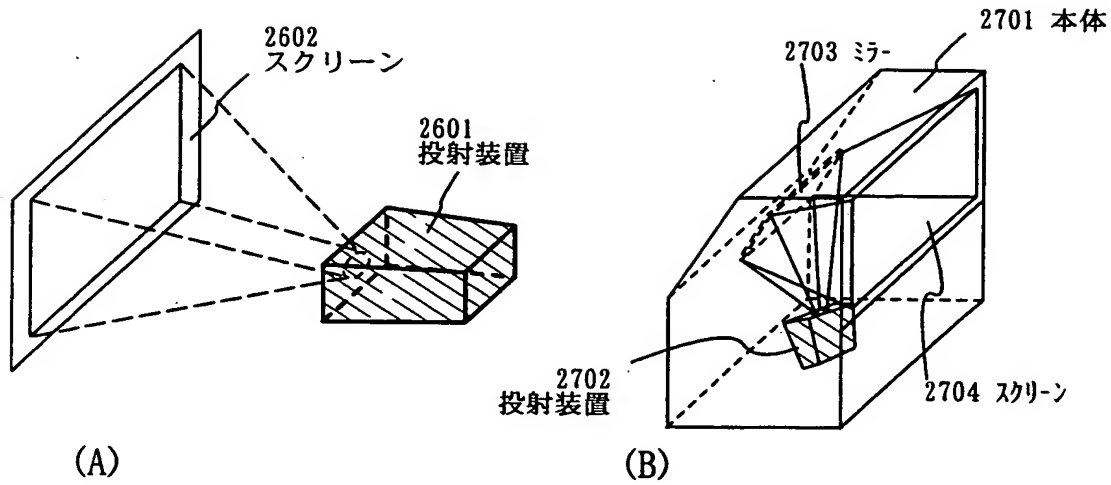
【図 8】



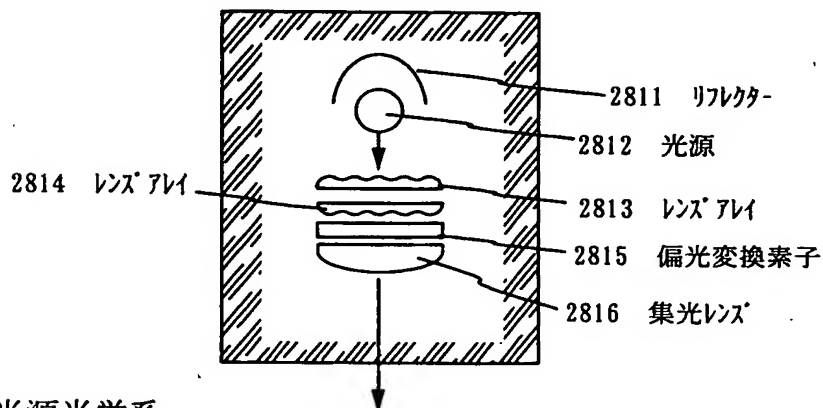
【図 9】



【図 1 0】

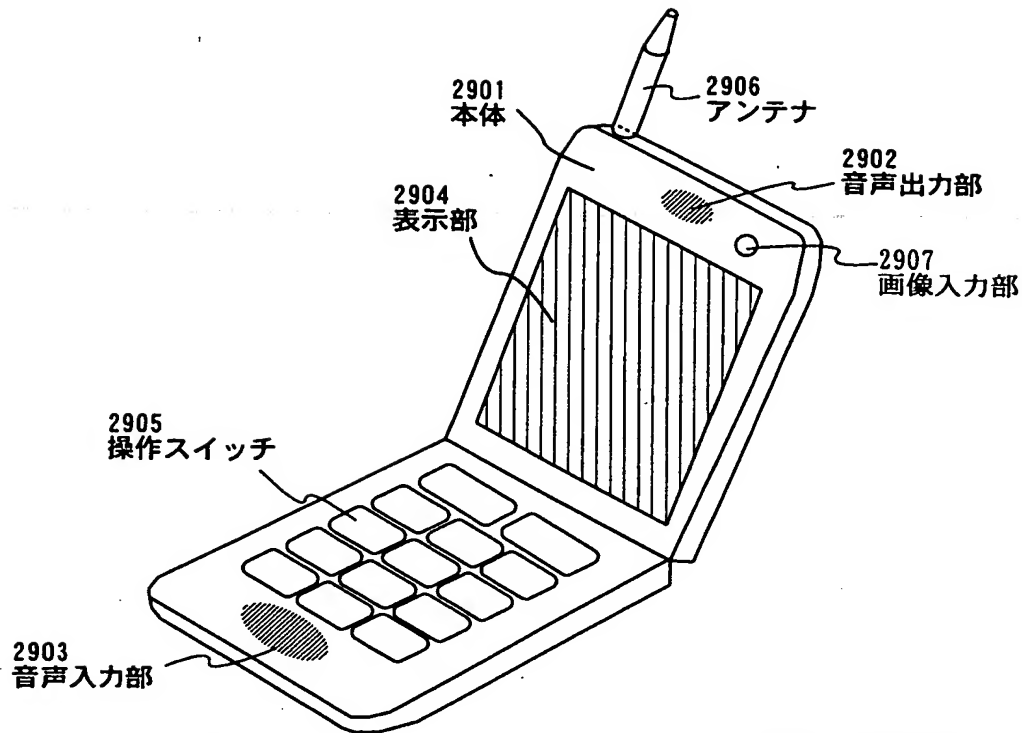


(C) 投射装置（三板式）

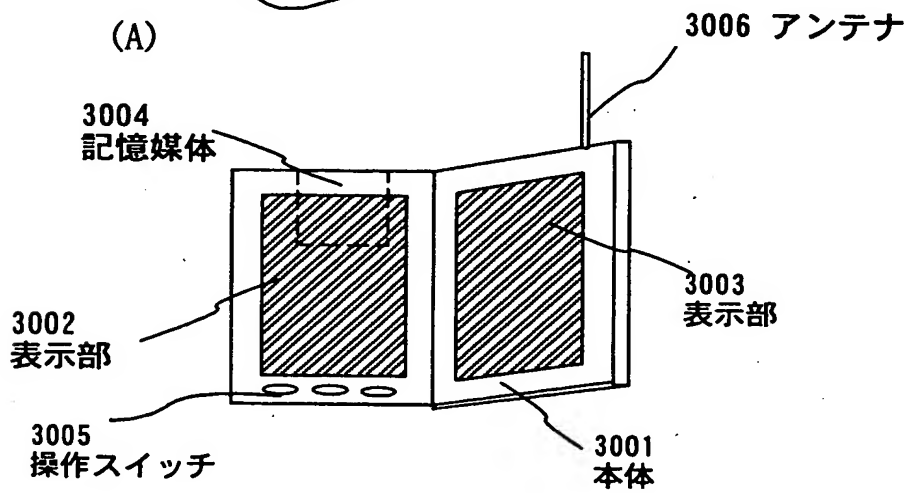


(D) 光源光学系

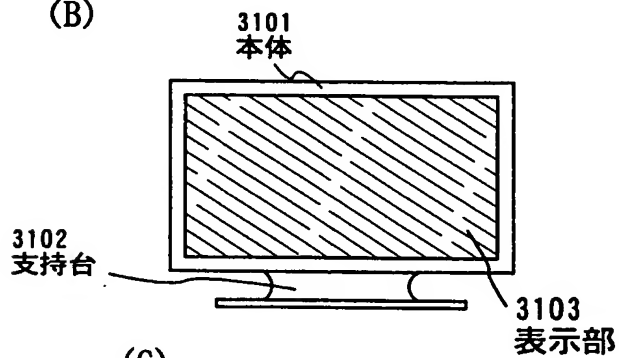
【図 1 1】



(A)

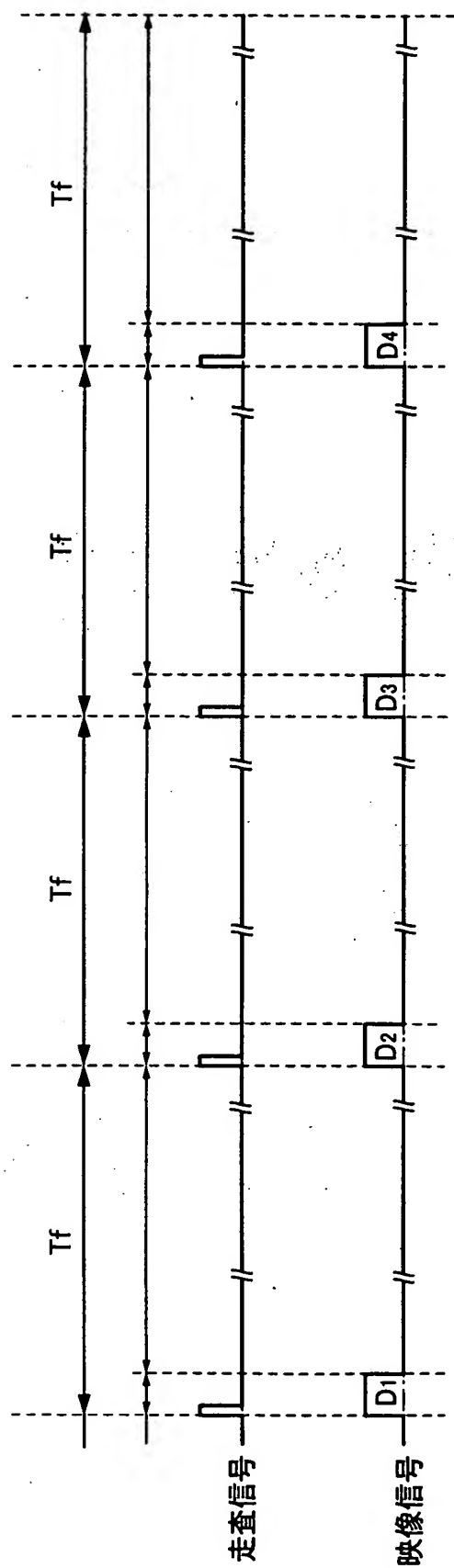


(B)



(C)

【図 1 2】



従来例

【書類名】 要約書

【要約】

【課題】 チラツキが低減され、かつ残像が低減された高精細な表示を行うことのできる液晶表示装置及び駆動方法を提供する。

【解決手段】 サブフレーム期間で印加する映像信号をそれぞれ変化させて、1 フレーム期間 (T_f) の間、第1のサブフレーム期間 (1st Tsf) に印加する映像信号 D_{1a} の階調電圧と、第2のサブフレーム期間 (2nd Tsf) に印加する映像信号の階調電圧 D_{1b} との電圧差を大きく設定し、連続して画素に印加する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所